

IBM SÁNG CHẾ VẬT LIỆU LÀM CHIP CHỨA LỖ HỔNG SIÊU NHỎ

Có vẻ

Có vẻ như chip máy vi tính sẽ làm việc tốt hơn nếu nó trông giống miếng pho-mat Thụy Sĩ, với một vài... lỗ thủng trên bề mặt chất liệu chế tạo. Ít nhất, điều này cũng đúng đối với một công nghệ sản xuất chip mới của IBM.

IBM mới đây vừa công bố một phương pháp sản xuất chip mới với những lỗ hổng cực nhỏ bên trong, giúp chip có thể xử lý nhanh hơn và hao tổn ít năng lượng hơn. Đây có thể sẽ là một trong những bước tiến đáng kể nhất trong công nghệ sản xuất chip tiên tiến nhất trong vài năm tới.

Để tạo ra những lỗ hổng cực nhỏ này, IBM đã sử dụng một chất liệu giống như nhựa để tạo ra những cấu trúc bề mặt giống như chiếc sàng với nhiều lỗ hổng. Những lỗ hổng này có chiều rộng 20 nanomet, (1 nanomet bằng 1 phần tỉ mét).

Bề mặt chip sử dụng công nghệ chế tạo mới với những lỗ hổng trên bề mặt, được chụp qua kính hiển vi điện tử. Ảnh của IBM cung cấp cho AP.

"Với hiểu biết của chúng tôi, đây là lần đầu tiên con người có thể sử dụng các vật liệu tự gắn kết cấu trúc ở cấp độ nano để chế tạo các thiết bị mà máy móc không thể tự làm được" John Kelly, Phó chủ tịch phát triển của IBM, cho biết.

Ông Kelly cho biết các phân tử trong chất liệu này tương tự như cấu trúc của bông tuyết với hình dáng 6 cạnh cân đối.

IBM cho biết công nghệ này có thể được bổ sung vào dây chuyền chế tạo chip hiện đang được

hãng sản xuất, giúp giảm 35% lượng điện năng tiêu thụ khi chip hoạt động.

IBM hy vọng công nghệ này sẽ bắt đầu được đưa vào sản xuất vào đầu năm 2009, đầu tiên là trên những con chip server của IBM và sau đó sẽ là việc sản xuất chip cho những công ty khác, có thể bao gồm bộ vi xử lý trong PlayStation 3 của Sony.

"Nó thực sự là một bước đột phá to lớn", ông Richard Doherty, giám đốc nghiên cứu tại hãng phân tích Envisioneering Group cho biết. "Đó sẽ là những con chip có tốc độ nhanh hơn và tiết kiệm nhiên liệu tốt hơn bất kỳ sản phẩm nào trong vài năm qua".

Những lỗ hổng trong cấu trúc vật liệu mới sẽ làm giảm nhiệt độ nhanh chóng, giải quyết vấn đề đang làm đau đầu ngành công nghiệp bán dẫn: Khi mật độ transistor trên bề mặt chip tăng lên nhờ việc thu nhỏ kích thước, điều này sẽ giúp một con chip tăng khả năng xử lý với tốc độ cao hơn, nhưng đồng thời cũng sẽ phát ra nhiều nhiệt hơn và làm hao tổn nhiều điện năng.

Ông Doherty cũng cho biết công nghệ tạo chip có quy mô thương mại lớn nhất hiện nay, với các mạch điện tử có độ chính xác 65 nanomet, hiện đã làm hao tổn gần 1/2 lượng điện năng mà các con chip tiêu thụ. Việc rò rỉ điện năng và phát nhiệt không chỉ làm giảm độ bền mà còn làm chậm đáng kể tốc độ của bộ vi xử lý.

Công nghệ này được Almaden Research Center của IBM tại San Jose, Calif., và T.J. Watson Research Center tại Yorktown, N.Y., phát minh. Nó được Đại học Albany và Semiconductor Research and Development Center của IBM tại East Fishkill, N.Y., chấp nhận sử dụng mang tính thương mại.

Ph.Thúy