

SIÊU MÁY TÍNH TRÊN MỘT... CON CHIP

Các nhà khoa học tại Đại học Texas, Austin, đang phát minh một kiến trúc vi xử lý hoàn toàn mới, nhằm giải quyết một trong những vấn đề mà các nhà thiết kế chip đang gặp phải. Nếu thành công, nỗ lực của họ, được Bộ Quốc phòng Mỹ tài trợ, sẽ đem đến c&aa

Các nhà khoa học tại Đại học Texas, Austin, đang phát minh một kiến trúc vi xử lý hoàn toàn mới, nhằm giải quyết một trong những vấn đề mà các nhà thiết kế chip đang gặp phải. Nếu thành công, nỗ lực của họ, được Bộ Quốc phòng Mỹ tài trợ, sẽ đem đến các bộ vi xử lý có năng suất và tính linh hoạt không ai ngờ nổi. Trong nhiều thập niên qua, mật độ transistor trên con chip cứ hai năm tăng gấp đôi; nhờ thế bộ vi xử lý ngày càng nhỏ và ngày càng mạnh. Những công nghệ tiên tiến như phỏng đoán nhu cầu và phỏng đoán lệnh thực thi sắp xuất hiện giúp nhà thiết kế chip tăng tốc độ xử lý của chip, hay bắt nó thực hiện nhiều dòng lệnh cùng một lúc. Tuy nhiên, chip ngày càng phức tạp, sức nóng nó sản sinh trong quá trình hoạt động báo hiệu nhà thiết kế chip đã đạt đến ngưỡng sau cùng của cách tiếp cận này. Họ đang chuyển sang cách thiết kế nhiều nhân trên cùng một con chip. Tuy nhiên, theo giáo sư Doug Burger thuộc Đại học Texas, vấn đề nằm ở chỗ, để phần mềm tận dụng cấu trúc đa nhân đó, nhà lập trình phải viết mã sao cho chương trình có thể chia tác vụ xử lý ra nhiều phần và phân công cho các nhân thao tác. Với nhiều ứng dụng, điều này là bất khả hay rất khó viết. "Ngành tin học đang đụng phải bức tường lập trình, đang thấy trái banh sang cho bên phần mềm, hy vọng nhà lập trình sẽ viết được ứng dụng cho hệ thống máy mới" - ông nói. Giáo sư Burger và đồng nghiệp hy vọng giải quyết các vấn đề này với một loại chip và kiến trúc xử lý lệnh mới gọi là Trips (Tera-op Reliable Intelligently adaptive Processing System). "Mục tiêu của chúng tôi là tận dụng khả năng thực hiện đồng thời, dù nhà lập trình có đưa vào ứng dụng hay không" - ông nói. Trips sử dụng một số kỹ thuật để làm chuyện đó. Trước tiên, bộ biên dịch của Trips sẽ gửi các dòng mã thực thi thành từng khối chứa đến 128 lệnh. Bộ vi xử lý sẽ nhận và thực thi cả khối đồng thời, như thế đó là một lệnh riêng lẻ, nhờ thế giảm nhẹ gánh nặng xử lý lệnh hay sắp xếp ưu tiên xử lý. Thứ hai, lệnh trong một khối thực thi theo cách "dòng chảy dữ liệu", tức là mỗi lệnh khi đến được xử lý ngay chứ không theo thứ tự do nhà lập trình quy định nữa. Một kỹ thuật khác: Trong cùng một khối, bộ biên dịch Trips có thể hợp nhất hai lệnh trên hai dòng khác nhau thành một lệnh nếu chúng có cùng mục tiêu và cùng cách thức thực hiện. Cuối cùng, thực thi theo dòng chảy dữ liệu là nhờ kỹ thuật "thực thi lệnh theo mục tiêu trực tiếp", trong đó, kết quả của lệnh này sẽ được chuyển trực tiếp cho lệnh cần kết quả đó ngay chứ không còn được trữ tạm thời trong tập tin registry như hiện nay. Điều này sẽ giảm bớt áp lực công việc cho con chip và tăng tốc độ xử lý một cách đáng kể. So sánh với các cải tiến trước đây nhằm tăng tốc độ xử lý, các kỹ thuật nói trên lại không bắt chip sản sinh nhiệt nhiều như trước cũng như tiêu thụ ít điện năng hơn. Kỹ sư Mark McDermott, trước đây làm cho Intel, bây giờ là Phó chủ tịch Hãng Coherent Logix tại Austin, nhận xét: "Cứ nhìn vào con chip như Pentium, bạn sẽ thấy nhiều transistor kiểm soát không có nhiệm vụ gì cả - chúng chỉ ở đấy và tiêu thụ điện năng. Con chip thế hệ Trips đang cố gắng đưa những cấu trúc phức tạp đó vào bộ biên dịch". Tuy nhiên, McDermott nói thêm, chưa biết tương lai con chip Trips sẽ như thế nào vì các nhà khoa học cần phải nghiên cứu thêm nhiều thông số khác. Theo các nhà khoa học đang phát triển Trips, kỹ thuật dòng chảy dữ liệu hoạt động tốt với ba loại lệnh đồng thời trong phần mềm và nó có thể hoạt động tốt cho nhiều loại ứng dụng: Khoa học, thương mại và phần mềm nhúng. Đây là lý do Bộ Quốc phòng Mỹ đổ vào dự án này 15,4 triệu đô la vì họ hy vọng sẽ có loại chip xử lý được 1.000 tỷ lệnh mỗi giây. Đại học Texas sắp giao thiết kế chip Trips cho IBM và hãng này sẽ sản xuất các con chip mẫu để

giao lại vào tháng hai sang năm. Chip sẽ có hai nhân, chạy ở tốc độ 500MHz, sẽ thực thi 16 tỷ lệnh mỗi giây. Trường đại học đặt mục tiêu thương mại hóa kỹ thuật này và đạt cột mốc chip có tốc độ 10 GHz, xử lý 1.000 tỷ lệnh vào năm 2012. Một trong những thử thách lớn cho dự án này là tính tương thích với các phần mềm có sẵn. Một cách giải quyết là dùng Trips như con chip song song với chip loại cũ.