

GIẢM BẬC CỦA PHƯƠNG TRÌNH MẠCH ĐIỆN PHỤ THUỘC THAM SỐ DỰA TRÊN NỘI SUY

MỤC TIÊU

Mặc dù ý tưởng chung đã rõ ràng, nhưng sử dụng nội suy trong giảm bậc của mô hình cũng có nhiều khía cạnh cần làm rõ. Đầu tiên, có nhiều khả năng để chọn đối tượng để nội suy: nội suy hàm chuyển, nội suy ma trận hệ số, nội suy ma trận chiếu. Mỗi lựa chọn có những ưu điểm và khuyết điểm riêng, theo đó những tính chất lí thuyết của phương pháp cần được khẳng định hoặc phủ định bằng lý thuyết. Tiếp đó, tính hiệu quả của những phương pháp này cần phải được kiểm nghiệm trên những mô hình thực tế, xuất phát từ công nghiệp. Theo đó, mục tiêu của đề tài là làm rõ các phương pháp về mặt lý thuyết, đưa ra chứng minh cho khẳng định hoặc phủ định các dự đoán về tính chất, và kiểm nghiệm phương pháp đã trình bày trên các mô hình công nghiệp.

NỘI DUNG

Với mục tiêu nêu ở trên, nội dung dự kiến của đề tài như sau:

5.1 Trình bày mô hình toán học của phương trình mạch điện sử dụng phương pháp MNA.

5.2 Trình bày sơ lược phương pháp PABTEC.

5.3 Trình bày chi tiết 3 cách tiếp cận khác nhau của nội suy: nội suy hàm chuyển, nội suy ma trận hệ số, nội suy ma trận chiếu. Các đặc điểm lý thuyết, những lưu ý về thuật toán và lập trình của từng cách tiếp cận cũng được phân tích kỹ lưỡng.

5.4 Trình bày các kết quả thử nghiệm phương pháp với các mô hình thực tế lấy từ các dự án công nghiệp.

KẾT QUẢ DỰ KIẾN

6.1. Sản phẩm khoa học:

- Số bài báo khoa học đăng trên tạp chí nước ngoài: 01 bài được đăng hoặc nhận đăng ở tạp chí quốc tế không mất phí xuất bản, liệt kê bởi Viện ISI.
- Số bài báo khoa học đăng trên tạp chí trong nước: 01.
- Số lượng sách xuất bản: 0

6.1. Sản phẩm đào tạo: 02 Thạc sĩ Toán học chuyên ngành Toán ứng dụng.

6.3. Sản phẩm ứng dụng: Chương trình Matlab để tính toán hệ giảm bậc khi biết thông tin về mô hình gốc, bậc giảm, và tham số tùy chọn như lựa chọn phương pháp, sai số tính toán.